



KOLEJ UNIVERSITI TEKNOLOGI TUN HUSSEIN ONN

PEPERIKSAAN AKHIR SEMESTER I SESI 2006/07

NAMA MATA PELAJARAN : ELEKTRONIK DIGIT
KOD MATA PELAJARAN : DEE 2123
KURSUS : 2 DET, DEE, DEX
TARIKH PEPERIKSAAN : NOVEMBER 2006
JANGKA MASA : 2 JAM 30 MINIT
ARAHAN : JAWAB **EMPAT (4)** SOALAN SAHAJA
DARIPADA ENAM (6) SOALAN

KERTAS SOALAN INI MENGANDUNGI 22 MUKA SURAT

DEE 2123

- S1 (a) (i) Laksanakan operasi penambahan nombor BCD berikut. Tunjukkan segala langkah kerja anda.

$$0111011101110101_{BCD} + 1001100101110100_{BCD} = \underline{\hspace{2cm}}_{BCD}$$

- (ii) Tukarkan nombor-nombor perduaan berikut kepada nombor perenambelasan sebelum melaksanakan operasi penambahan dan berikan jawapan dalam nombor perenambelasan. Tunjukkan segala langkah kerja anda.

$$1001101110101111_2 + 0101110111101100_2 = \underline{\hspace{2cm}}_{16}$$

(8 markah)

- (b) Laksanakan operasi aritmetik berikut. Tunjukkan segala langkah kerja anda.

(i) $01001111_2 - 00001111_2 = \underline{\hspace{2cm}}_2$

(ii) $(0111_2 + 0100_2) \times (-(11011_2 + 10111_2)) = \underline{\hspace{2cm}}_2$

(8 markah)

- (c) Kodkan *DEX DET DEE 2123* kepada kod ASCII. Kemudian nyatakan dalam bentuk perenambelasan. Jadual ASCII disediakan di Rajah S1(c). Tunjukkan segala langkah kerja anda.

(9 markah)

S2 (a) Tukarkan ungkapan Boolean $\overline{C}\overline{D} + \overline{A}\overline{B}C + C\overline{D} + A\overline{B}C$ kepada :

- (i) Ungkapan piawai SOP. Tunjukkan segala langkah kerja anda.
- (ii) Isikan jawapan Soalan 2(a)(i) kedalam peta Karnaugh
- (iii) Ungkapan minimum bagi SOP. Tunjukkan segala langkah kerja anda.

(8 markah)

(b) Diberikan ungkapan Boolean $\overline{C} (\overline{A}\overline{B}\overline{D} + D) + A\overline{B}C + \overline{D}$:

- (i) Isikan ungkapan Boolean ini kedalam Peta Karnaugh..
- (ii) Dapatkan ungkapan piawai POS. Tunjukkan segala langkah kerja.
- (iii) Dapatkan ungkapan minimum bagi POS. Tunjukkan segala langkah kerja.

(8 markah)

(c) Daripada jadual kebenaran pada Rajah S2(c), dapatkan :

- (i) Peta Karnaugh bagi jadual kebenaran ini
- (ii) Ungkapan piawai POS.
- (iii) Ungkapan piawai SOP.
- (iv) Litar logik piawai SOP yang paling minimum. Tunjukkan segala langkah kerja.

(9 markah)

- S3 (a) Dengan menggunakan aturan Boolean Aljabar dan aturan DeMorgan's, ringkaskan litar logik yang diberikan di Rajah S3(a). Tunjukkan segala langkah kerja dan lukiskan litar yang terhasil.

(8 markah)

- (b) (i) Lukiskan litar logik dari ungkapan Boolean yang diberikan di bawah ini :

$$\overline{\overline{\overline{A + B + C + D + E + F}}}$$

- (ii) Dengan menggunakan aturan Boolean Aljabar dan aturan DeMorgan's, ringkaskan ungkapan Boolean di atas. Tunjukkan segala langkah kerja.
- (iii) Lukiskan litar logik untuk ungkapan Boolean teringkas dalam S3(b)(ii).

(9 markah)

- (c) (i) Lukiskan semula litar logik dari litar yang terdapat pada Rajah S3(c)(i)
- (ii) Dari litar logik Soalan S3(c)(i) binakan jadual kebenaran yang mempunyai masukan A, B, C dan D serta keluaran X.
- iii) Lukiskan rajah gelombang masa untuk masukan A, B, C, dan D dan juga gelombang keluaran pada titik Y₁, Y₂, Y₃, Y₄ dan X untuk litar logik dalam S3(c)(ii) berdasarkan jadual kebenaran yang ditunjukkan dalam Rajah S3 (c)(iii).

(8 markah)

- S4** (a) Untuk pemultipleks pada Rajah S4(a), tentukan keluaran berpandukan pada masukan seperti yang diberikan : $D_0 = 0, D_1 = 1, D_2 = 1, D_3 = 0, S_0 = 1, S_1 = 0$.
(6 markah)
- (b) Jika masukan pemilihan untuk pemultipleks dalam Rajah S4(a) adalah seperti yang ditunjukkan dalam Rajah S4(b), lakarkan gelombang keluaran jika masukan data yang sama seperti dalam soalan S4(a).
(9 markah)
- (c) Lukiskan gambarajah logik untuk pemultipleks 4 masukan.
(10 markah)
- S5** (a) (i) Lengkapkan jadual kebenaran dalam Rajah S5(a), dengan mengandaikan masukan adalah nombor perduaan.
(ii) Jika nombor perpuluhan bernilai ganjil memberikan keluaran tinggi (1), dapatkan ungkapan Boolean SOP dengan menggunakan peta Karnaugh. Tunjukkan segala langkah kerja.
(iii) Daripada ringkasan ungkapan Boolean soalan S5(a)(ii), lukiskan litar logik yang terhasil.
(12 markah)
- (b) (i) Tentukan ungkapan Boolean untuk keluaran bagi litar dalam Rajah S5(b).
(ii) Ringkaskan ungkapan Boolean bagi soalan di atas dengan menggunakan peta Karnaugh. Tunjukkan segala langkah kerja.
(8 markah)
- (c) Tentukan ringkasan ungkapan Boolean untuk peta Karnaugh pada Rajah S5(c).
(5 markah)

- S6** (a) Lukiskan simbol logik dan bina jadual kebenaran untuk penambah-separuh dan penambah-penuh.
(8 markah)
- (b) (i) Dalam litar Rajah S6(b), C_{in} pada penambah yang pertama (low order) dibumikan. Nyatakan kenapa?
(ii) Dalam litar Rajah S6(b), C_{in} pada penambah yang kedua (high order) tidak dibumikan. Nyatakan kenapa?
(8 markah)
- (c) Lakar dan lukiskan penambah 6-bit perduaan yang sama dengan litar yang terdapat dalam Rajah S6(b) yang menggunakan dua IC7483 (penambah 4-bit).
(9 markah)

DEE 2123

Q1 (a) (i) Perform the following BCD number addition operation. Show all your steps.

$$0111011101110101_{\text{BCD}} + 1001100101110100_{\text{BCD}} = \underline{\hspace{2cm}}_{\text{BCD}}$$

(ii) Change all the following binary number into hexadecimal number before doing the addition operation. Give your answer in hexadecimal number. Show all your steps.

$$1001101110101111_2 + 0101110111101100_2 = \underline{\hspace{2cm}}_{16}$$

(8 marks)

(b) Perform the following arithmetic operation. Show all your steps.

(i) $01001111_2 - 00001111_2 = \underline{\hspace{2cm}}_2$

(ii) $(0111_2 + 0100_2) \times -(11011_2 + 10111_2) = \underline{\hspace{2cm}}_2$

(8 marks)

(c) Encode * DEX DET DEE 2123* in ASCII code. Then show it in hexadecimal number. The ASCII table is given in Figure Q1(c). Show all your steps.

(9 marks)

Q2 (a) Convert this Boolean expression $\overline{C}\overline{D} + \overline{A}\overline{B}C + C\overline{D} + A\overline{B}C$ into :

- (i) Standard SOP expression. Show all your steps.
- (ii) Fill in the answer from Question 2(a)(i) into Karnaugh mapping.
- (iii) Minimum SOP expression. Show all your steps.

(8 marks)

(b) Given Boolean expression $\overline{C} (\overline{A}\overline{B}\overline{D} + D) + A\overline{B}C + \overline{D}$

- (i) Represent this expression in Karnaugh Map.
- (ii) Obtain the standard POS expression. Show all your steps.
- (iii) Obtain the minimum POS expression. Show all your steps.

(8 marks)

(c) From the truth table in Figure Q2(c), obtain:

- (i) The Karnaugh map for this truth table.
- (ii) Standard POS expression.
- (iii) Standard SOP expression.
- (iv) The minimum SOP logic circuit. Show all your steps.

(9 marks)

- Q3** (a) Using with Boolean Algebra theorem and DeMorgan's theorem, determine the minimum logic circuit in Figure Q3(a). Show all your steps and draw the resulting circuit.

(8 marks)

- (b) (i) Draw the logic circuit from the given Boolean expression:

$$\overline{\overline{\overline{A + B + C + D + E + F}}}$$

- (ii) Using Boolean Algebra theorem and DeMorgan's theorem, obtain the minimum Boolean expression. Show all your steps.

- (iii) Draw the logic circuit for the minimum Boolean expression obtained in Q3 (b)(ii).

(9 marks)

- (c) (i) Redraw the logic circuit from the circuit shown in Figure Q3(c)(i).

- (ii) From the logic circuit Question 3(c)(i), build the truth table that have input A, B, C and D with output X.

- (iii) Draw the input waveforms timing for A, B, C, D and output waveforms timing on point Y₁, Y₂, Y₃, Y₄ and X for the logic circuit in Q3(c)(ii), with look to the truth table in Figure Q3 (c)(iii) as a reference.

(8 marks)

- Q4** (a) For the multiplexer in Figure Q4(a), determine the output for the following input states:
 $D_0 = 0, D_1 = 1, D_2 = 1, D_3 = 0, S_0 = 1, S_1 = 0.$
 (6 marks)
- (b) If the data-select inputs to the multiplexer in Figure S4(a) are sequenced as shown by the waveforms in Figure S4(b), determine the output waveform if the data inputs are the same with Q4 (a)
 (9 marks)
- (c) Draw the logic diagram for 4-input multiplexer.
 (10 marks)
- Q5** (a) (i) Complete the truth table in Figure S5(a). Assumed the input is binary numbers.
 (ii) Assumed the odd number in Decimal is output HIGH (1), minimize the SOP Boolean expression using Karnaugh mapping. Show all your steps.
 (iii) From the minimize expression on previous question, draw the logic circuit.
 (12 marks)
- (b) (i) Determine the output Boolean expression for circuit shown in Figure Q5(b).
 (ii) Minimize the Boolean expression on previous question, using with Karnaugh mapping . Show all your steps.
 (8 marks)
- (c) Determine the minimum Boolean expression from the Karnaugh map shown in Figure Q5(c).
 (5 marks)

- Q6** (a) Draw the logic symbol and the truth table for half-adder and full-adder. (8 marks)
- (b) (i) In Figure Q6(b), the C_{in} to the first adder (low order) is grounded, explain why?
(ii) In Figure Q6(b), the C_{in} to the second adder (high order) not grounded, explain why? (8 marks)
- (c) Design and draw a 6-bit binary adder similar to Figure Q6(b) using two IC7483 (4-bit adders) (9 marks)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER I / 2006/2007
 MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
 KOD MATA PELAJARAN : DEE 2123

7-bit ASCII Codes

American Standard Code for Information Interchange (ASCII)

B ₄ B ₃ B ₂ B ₁	B ₇ B ₆ B ₅							
	000	001	010	011	100	101	110	111
0000	NULL	DLE	SP	0	@	P	`	p
0001	SOH	DC1	!	1	A	Q	a	q
0010	STX	DC2	"	2	B	R	b	r
0011	ETX	DC3	#	3	C	S	c	s
0100	EOT	DC4	\$	4	D	T	d	t
0101	ENQ	NAK	%	5	E	U	e	u
0110	ACK	SYN	&	6	F	V	f	v
0111	BEL	ETB	'	7	G	W	g	w
1000	BS	CAN	(8	H	X	h	x
1001	HT	EM)	9	I	Y	i	y
1010	LF	SUB	*	:	J	Z	j	z
1011	VT	ESC	+	;	K	[k	{
1100	FF	FS	.	<	L	\	l	
1101	CR	GS	,	=	M]	m	}
1110	SO	RS	.	>	N	^	n	~
1111	SI	US	/	?	O	_	o	DEL

Control Characters:

NULL	NULL	DLE	Data link escape
SOH	Start of heading	DC1	Device control 1
STX	Start of text	DC2	Device control 2
ETX	End of text	DC3	Device control 3
EOT	End of transmission	DC4	Device control 4
ENQ	Enquiry	NAK	Negative acknowledge
ACK	Acknowledge	SYN	Synchronous idle
BEL	Bell	ETB	End of transmission block
BS	Backspace	CAN	Cancel
HT	Horizontal tab	EM	End of medium
LF	Line feed	SUB	Substitute
VT	Vertical tab	ESC	Escape
FF	Form feed	FS	File separator
CR	Carriage return	GS	Group separator
SO	Shift out	RS	Record separator
SI	Shift in	US	Unit separator
SP	Space	DEL	Delete

Rajah S1(c) / Figure Q1(c)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER I / 2006/2007
MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
KOD MATA PELAJARAN : DEE 2123

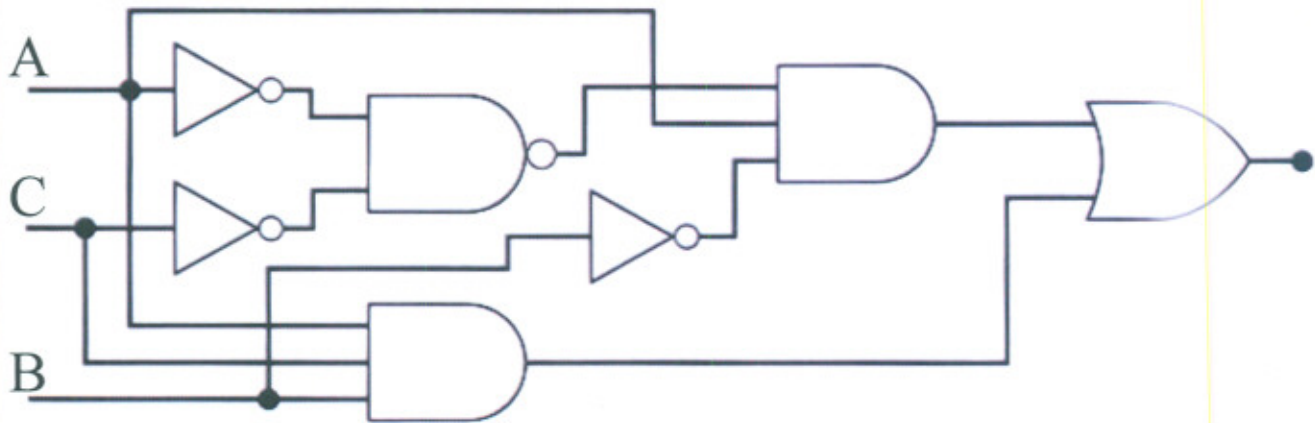
INPUT				OUTPUT
A	B	C	D	X
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Rajah S2(c) / Figure Q2(c)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER 1 / 2006/2007
MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
KOD MATA PELAJARAN : DEE 2123

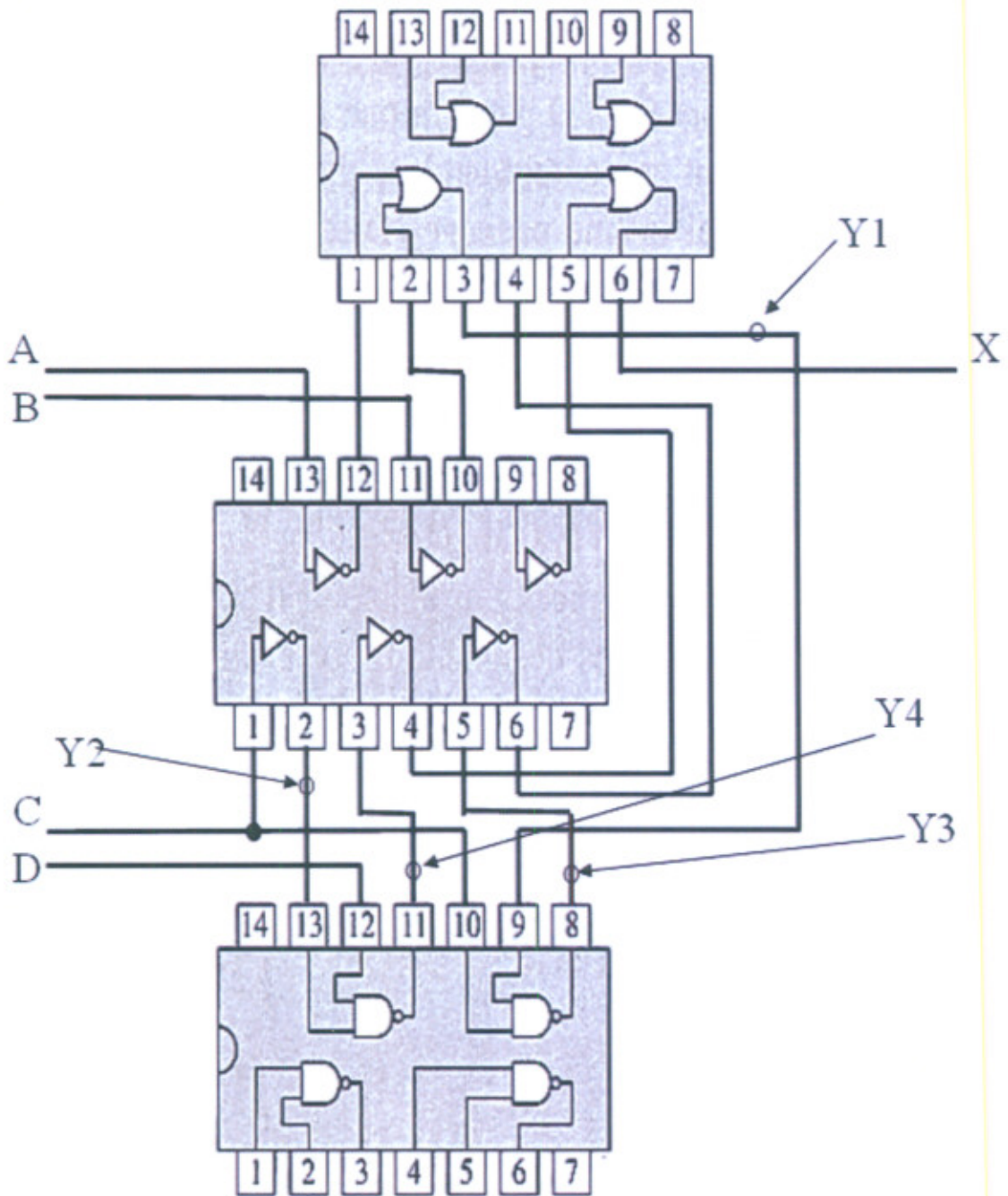


Rajah S3(a) / Figure Q3(a)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER 1 / 2006/2007
MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
KOD MATA PELAJARAN : DEE 2123



Rajah S3 (c(i)) / Figure Q3 (c(i))

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER I / 2006/2007
MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
KOD MATA PELAJARAN : DEE 2123

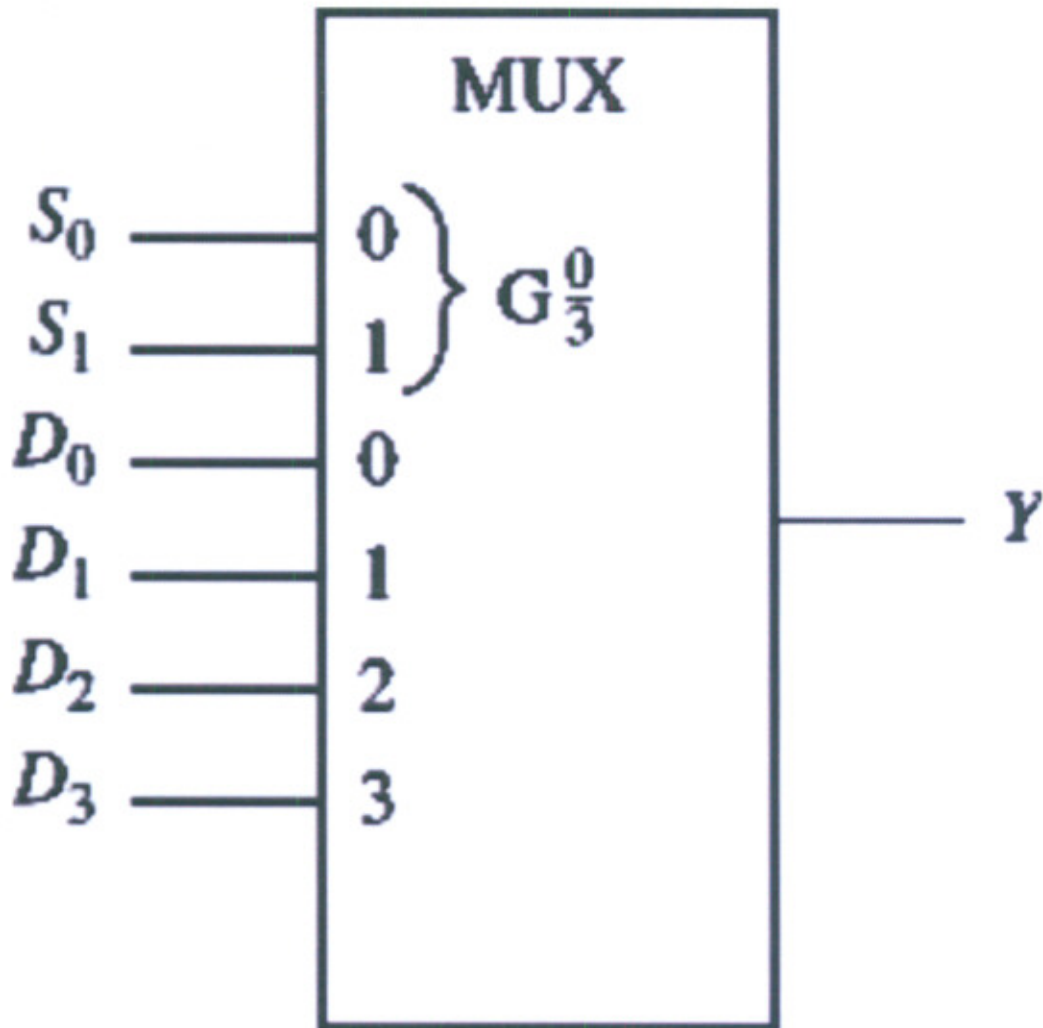
INPUT			
A	B	C	D
1	0	0	0
0	1	0	0
1	1	0	0
0	0	1	0
1	0	1	0
0	1	1	0
1	1	1	0
0	0	0	1
1	0	0	1
0	0	0	0

Rajah S3 (c(iii)) / Figure Q3 (c(iii))

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER I / 2006/2007
MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
KOD MATA PELAJARAN : DEE 2123

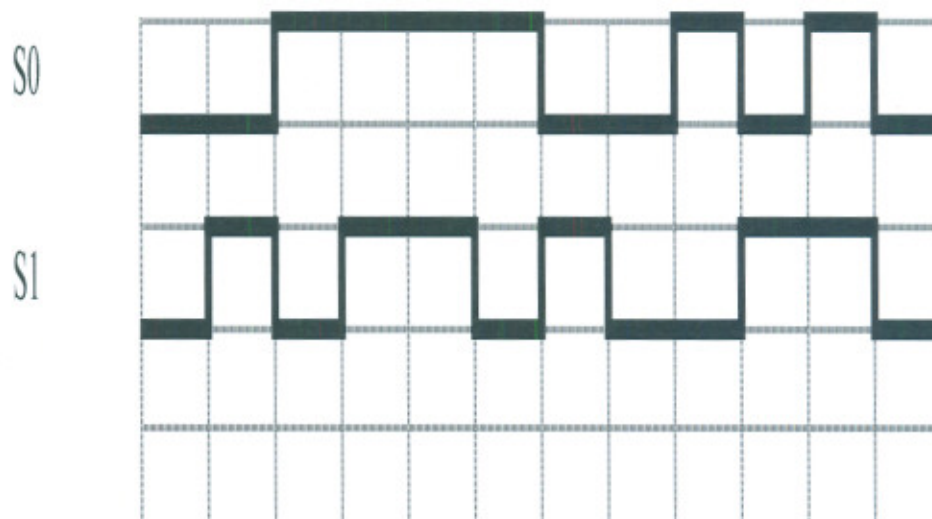


Rajah S4 (a) / Figure Q4 (a)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER 1 / 2006/2007
MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
KOD MATA PELAJARAN : DEE 2123



Rajah S4 (b) / Figure Q4 (b)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER I / 2006/2007
MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
KOD MATA PELAJARAN : DEE 2123

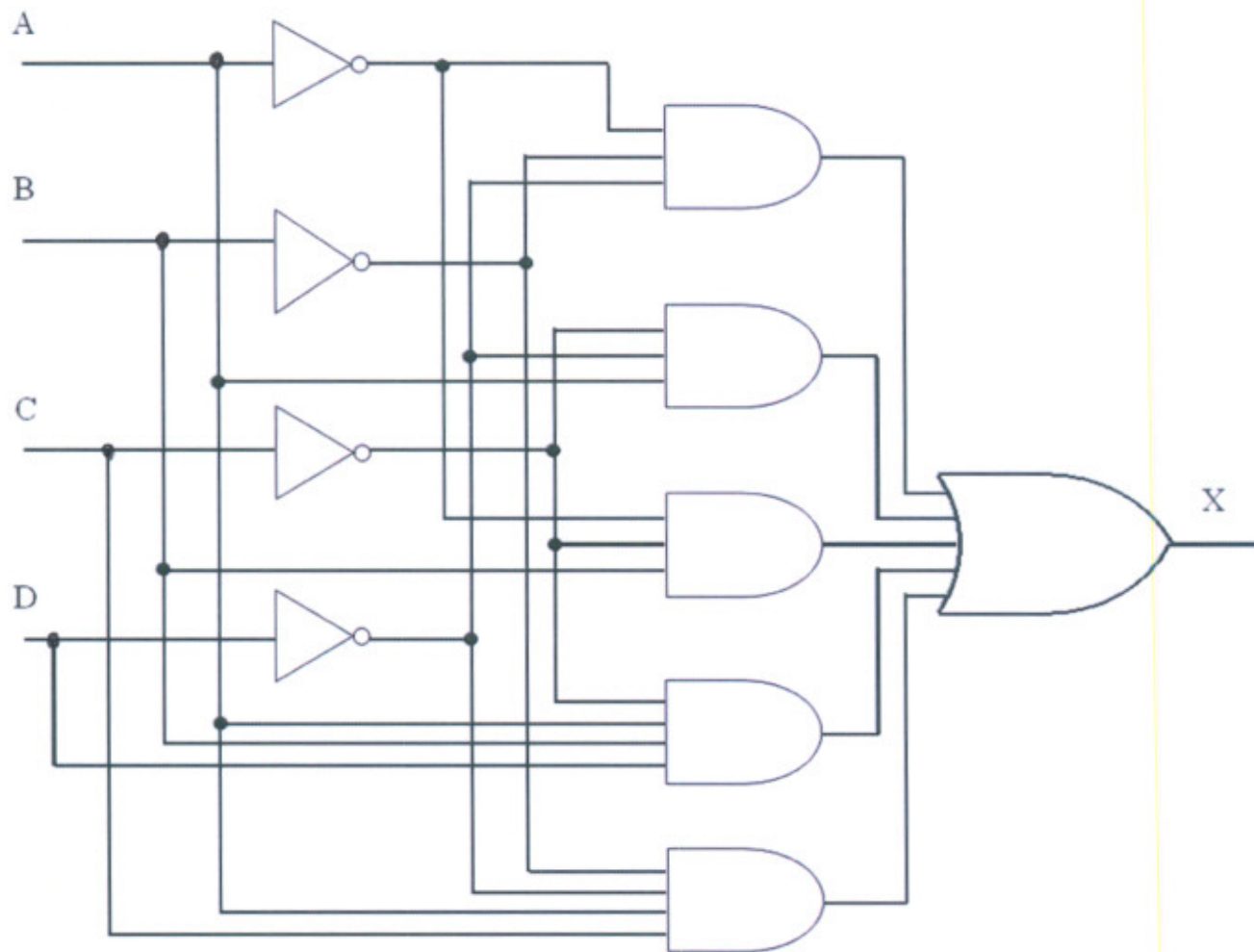
D	C	B	A	DEC
				0
				1
				2
				3
				4
				5
				6
				7
				8
				9

Rajah S5 (a) / Figure Q5 (a)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER I / 2006/2007
MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
KOD MATA PELAJARAN : DEE 2123



Rajah S5 (b) / Figure Q5 (b)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER 1 / 2006/2007
 MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
 KOD MATA PELAJARAN : DEE 2123

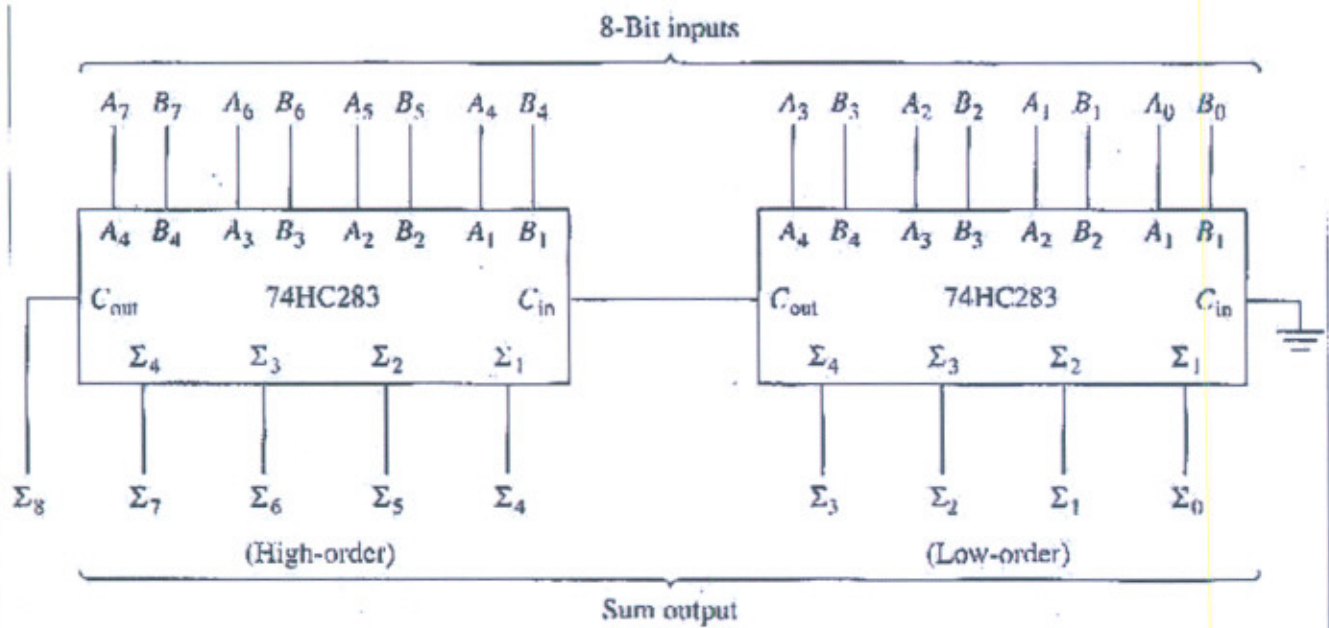
	$\overline{C}\overline{D}$	$\overline{C}D$	CD	$C\overline{D}$
$\overline{A}\overline{B}$	1	1	1	1
$\overline{A}B$	1	1	0	0
AB	0	0	0	1
$A\overline{B}$	0	0	1	1

Rajah S5 (c) / Figure Q5 (c)

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER I / 2006/2007
 MATA PELAJARAN : ELEKTRONIK DIGIT

KURSUS : 2 DET, DEE, DEX
 KOD MATA PELAJARAN : DEE 2123



Rajah S6 (b) / Figure Q6 (b)