



KOLEJ UNIVERSITI TEKNOLOGI TUN HUSSEIN ONN

PEPERIKSAAN AKHIR SEMESTER I SESI 2006/2007

NAMA MATA PELAJARAN : LITAR LOGIK DIGIT II
KOD MATA PELAJARAN : BKE 3073
KURSUS : 3 BKL
TARIKH PEPERIKSAAN : NOVEMBER 2006
JANGKA MASA : 3 JAM
ARAHAN : JAWAB LIMA (5) SOALAN
SAHAJA DARIPADA TUJUH
(7) SOALAN.

KERTAS SOALAN INI MENGANDUNGI SEMBILAN (9) MUKA SURAT

SOALAN DALAM BAHASA MELAYU

- S1** (a) Adakah litar yang ditunjukkan dalam Rajah S1(a) boleh digunakan sebagai selak? Jelaskan jawapan anda. (5 markah)
- (b) Reka bentuk satu pembilang tiga bit atas/bawah dengan menggunakan flip-flop T. Ia harus mempunyai satu pengawal masuk $\overline{Naik} / Turun$. Jika $\overline{Naik} / Turun = 0$, litar ini berfungsi sebagai pembilang naik. Jika $\overline{Naik} / Turun = 1$, litar ini berfungsi sebagai pembilang turun. Lukis litar anda dengan menggunakan flip-flop T, multiplexers dan get DAN sahaja. Tunjukkan
- (i) gambarajah keadaan,
 - (ii) jadual keadaan,
 - (iii) jadual keadaan terumpu,
 - (iv) jadual ujaan,
 - (v) pelaksanaan litar,
- (15 markah)
- S2** (a) Kenapa penyahkod juga dikenali sebagai nyahkod satu-panas? (2 markah)
- (b) Laksanakan fungsi $f(w_1, w_2, w_3) = \sum m(0, 2, 3, 4, 5, 7)$ menggunakan satu penyahkod perduaan 3-ke-8 dan satu get OR. (6 markah)
- (c) Nyatakan satu hubungan di antara penyahkod dan pengekod. (2 markah)
- (d) Tuliskan kod VHDL untuk pengekod perduaan 8-ke-3. (10 markah)
- S3** (a) Dalam litar jujukan tak segerak, glic dalam sesuatu isyarat tidak sepatutnya berlaku. Situasi ini biasanya dipanggil *bahaya*. Terangkan secara ringkas bahaya dalam litar jujukan tak segerak. (4 markah)

- (b) Reka litar bebas bahaya hasil darab-hasil tambah (POS) dengan kos minimum untuk fungsi

$$f(x_1, \dots, x_4) = \sum m(0, 2, 3, 7, 10) + D(5, 13, 15)$$

(6 markah)

- (c) Satu litar mempunyai satu masukan w dan satu keluaran z . Satu jujukan denyut dikenakan pada masukan w . Keluaran perlu disalin dari masukan pada setiap denyut kedua masukan seperti yang ditunjukkan dalam Rajah S3(c). Terbitkan

- (i) gambarajah keadaan
- (ii) jadual aliran
- (iii) jadual ujaan
- (iv) litar lengkap

bagi litar tersebut.

(10 markah)

- S4** (a) Andaian bahawa X dan Y adalah tiga nombor bertanda tiga digit. Diberi $X=055$ dan $Y=038$. Dengan menggunakan pendekatan Pelengkap-10, dapatkan hasil bagi $X-Y$ dan $Y-X$. Tunjukkan pengiraan.

(6 markah)

- (b) Lukiskan gambarajah blok bagi penambah BCD satu digit.

(6 markah)

- (c) Tuliskan kod VHDL bagi penambah BCD satu digit.

(8 markah)

- S5** (a) Tuliskan penerangan ringkas tentang teknologi implementasi berikut:

- (i) Litar Bersepadu Piawai
- (ii) Peranti Logik Bolehaturcara
- (iii) Litar Bersepadu Rekabentuk Langgan

(6 markah)

- (b) Dapatkan kos minima implementasi SOP untuk fungsi
 $f(x_1, x_2, \dots, x_5) = \sum m(1, 2, 7, 9, 10, 18, 19, 25, 31) + D(0, 15, 20, 26)$.

(6 markah)

- (c) Dengan menggunakan penguraian fungsi, dapatkan implementasi terbaik untuk fungsi yang diberi dalam S5(b). Berikan kos untuk fungsi tersebut. (8 markah)
- S6** (a) Lakarkan struktur umum litar jujukan segerak. (4 markah)
- (b) Nyatakan dua jenis litar jujukan dan senaraikan satu perbezaan di antara kedua-dua jenis litar tersebut. (4 markah)
- (c) Rekabentuk pembilang modulo-6 yang membilang dalam turutan 0, 1, 2, 3, 4, 5, 0, 1, ... dengan menggunakan flip-flop JK. Pembilang akan membilang denyut jam jika masukan pemboleh, w , adalah sama dengan 1. Tunjukkan
- (i) gambarajah keadaan,
 - (ii) jadual keadaan,
 - (iii) jadual keadaan terumpuk,
 - (iv) jadual ujaan
 - (v) pelaksanaan litar.
- (12 markah)
- S7** (a) Dengan bantuan gambarajah blok huraikan skema Uji-Diri-Terbina-Dalam untuk litar jujukan. (4 markah)
- (b) Terbitkan jadual kerosakan untuk litar Rajah S7(b) untuk menunjukkan liputan berbagai kerosakan tetap-pada-0 dan tetap-pada-1. Dapatkan set ujian minimum untuk litar tersebut. (10 marks)
- (c) Jika ujian $w_1 w_2 w_3 w_4 = 0100, 1010, 0011, 1111$ and 0110 dipilih secara rawak untuk menguji litar pada Rajah S7(c). Apakah peratus kerosakan tunggal yang dapat dikesan menggunakan ujian tersebut. (6 marks)

SOALAN DALAM BAHASA INGGERIS

- Q1** (a) Can the circuit shown in Figure Q1(a) be used as a latch? Explain clearly why or why not. (5 marks)
- (b) Design a three-bit up/down synchronous sequential counter using T flip-flops. It should include a control input called $\overline{Up/Down}$. If $\overline{Up/Down} = 0$, then the circuit should behave as an up-counter. If $\overline{Up/Down} = 1$, then the circuit should behave as a down-counter. Draw the complete circuit by using T flip-flops, multiplexers and AND gates only. Show the following:-
- (i) state diagram
 - (ii) state table
 - (iii) state assigned table
 - (iv) excitation table
 - (v) circuit implementation.
- (15 marks)
- Q2** (a) Why decoders also are known as one-hot encoded? (2 marks)
- (b) Implement the function $f(w_1, w_2, w_3) = \sum m(0, 2, 3, 4, 5, 7)$ using a 3-to-8 binary decoder and an OR gate. (6 marks)
- (c) State a connection between decoder and encoder. (2 marks)
- (d) Write the VHDL code for an 8-to-3 binary encoder. (10 marks)
- Q3** (a) In asynchronous sequential circuits, the undesirable glitches on signals should not occur. This situation is known as *hazards*. Explain briefly the hazard in asynchronous sequential circuits. (4 marks)
- (b) Design a hazard-free minimum-cost product-of-sum (POS) implementation for the function

$$f(x_1, \dots, x_4) = \sum m(0, 2, 3, 7, 10) + D(5, 13, 15)$$

(6 marks)

- (c) A circuit has an input w and an output z . A sequence of pulses is applied on input w . The output has to replicate every second pulse, as illustrate in Figure Q3(c).
Derive a

- (i) state diagram
- (ii) flow table
- (iii) excitation table
- (iv) complete circuit

for this circuit.

(10 marks)

- Q4** (a) Suppose that X and Y are three digit signed number. Given $X=055$ and $Y= 038$. By using 10 's complement approach, get the result for $X-Y$ and $Y-X$. Show the computation.

(6 marks)

- (b) Draw a block diagram for one digit BCD adder

(6 marks)

- (c) Write a VHDL code for a one digit BCD adder.

(8 marks)

- Q5** (a) Write a short explanation on the following implementation technology:

- (i) Standard chips
- (ii) Programmable Logic Devices
- (iii) Custom Design Chips

(6 marks)

- (b) Find the minimum-cost sum-of-product (SOP) implementation for the function $f(x_1, x_2, \dots, x_5) = \sum m(1, 2, 7, 9, 10, 18, 19, 25, 31) + D(0, 15, 20, 26)$.

(6 marks)

- (c) By using functional decomposition find the best implementation of the function given in Q5(b). Give the costs for the function.

(8 marks)

- Q6**
- (a) Sketch general structure of synchronous sequential circuit. (4 marks)
- (b) List two types of sequential circuit and state a difference between both types of circuit. (4 marks)
- (c) Design a modulo-6 counter which counts in the sequence 0, 1, 2, 3, 4, 5, 0, 1, ... using *JK* flip-flops. The counter counts the clock pulses if its enable input, w , is equal to 1. Show its
- (i) state diagram,
 - (ii) state table
 - (iii) state assigned table
 - (iv) excitation table
 - (v) implement of the circuit.
- (12 marks)
- Q7**
- (a) With the aid of a block diagram describe the Built-In-Self-Test scheme for a sequential circuit. (4 marks)
- (b) Derive a fault table for the circuit in Figure Q7 (b) to show the coverage of various stuck-at-0 and stuck-at-1 faults. Find a minimal test set for this circuit (10 marks)
- (c) Suppose the tests $w_1w_2w_3w_4 = 0100, 1010, 0011, 1111$ and 0110 are chosen randomly to test the circuit in Figure Q7 (c). What percentage of single faults are detected using these tests? (6 marks)

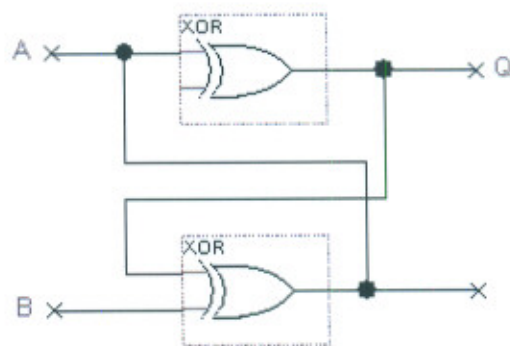
PEPERIKSAAN AKHIR

SEMESTER/SESI : I / 2006/2007

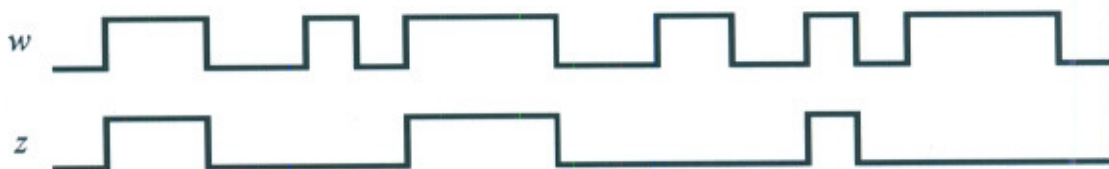
KURSUS : 3 BKL

MATAPELAJARAN : LITAR LOGIK
DIGIT II

KOD M/P : BKE 3073



Rajah S1(a) / Figure Q1(a)



Rajah S3(c) / Figure Q3(c)

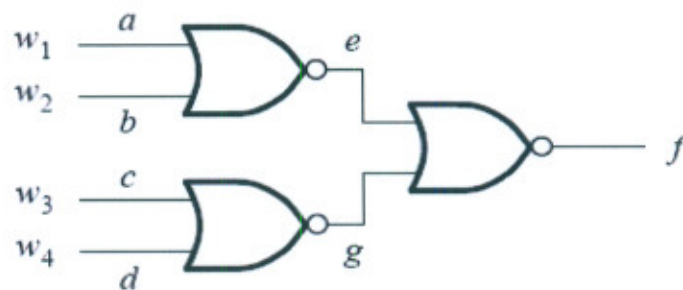
PEPERIKSAAN AKHIR

SEMESTER/SESI : I / 2006/2007

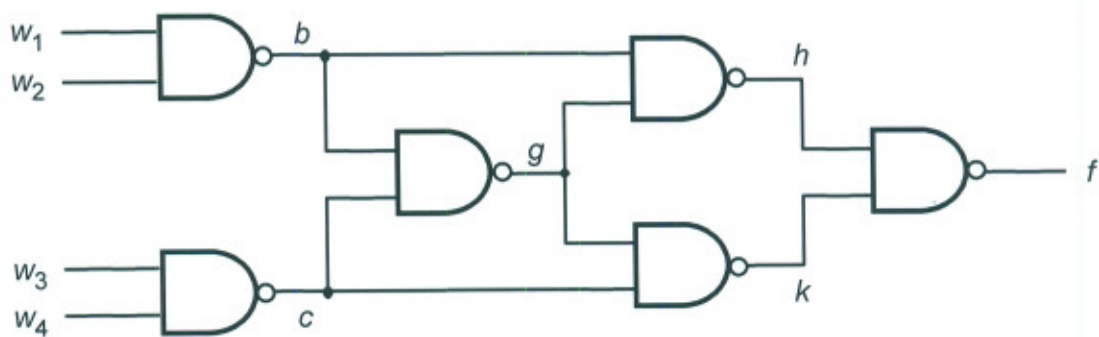
KURSUS : 3 BKL

MATAPELAJARAN : LITAR LOGIK
DIGIT II

KOD M/P : BKE 3073



Rajah S7(b) / Figure Q7(b)



Rajah S7(c) / Figure Q7(c)