



**KOLEJ UNIVERSITI TEKNOLOGI
TUN HUSSEIN ONN**

**PEPERIKSAAN AKHIR
SEMESTER I
SESI 2004/05**

NAMA MATA PELAJARAN : TEKNIK DIGIT LANJUTAN

KOD MATA PELAJARAN : BKE 3173

KURSUS : 3 BKL

TARIKH PEPERIKSAAN : OKTOBER 2004

JANGKA MASA : 3 JAM

ARAHAN : JAWAB LIMA (5) SOALAN SAHAJA
DARIPADA TUJUH (7) SOALAN.

KERTAS SOALAN INI MENGANDUNGI 11 MUKA SURAT

- S1 (a) Tunjukkan langkah-langkah untuk menukar nombor tak bertanda berikut :
- (i) $(10110010)_2$ ke andasari 10
 - (ii) $(9C.2F6)_{16}$ ke andasari 2
 - (iii) $(109.15)_{10}$ ke andasari 2
- (6 markah)
- (b) Buat kan pengiraan berikut dalam sistem pelengkap 2 mengguna 8 bit termasuk bit tanda
- (i) Tambah +19 ke +32
 - (ii) Tambah -28 ke -6
 - (iii) Tolak -32 dari -16
- (6 markah)
- (c) (i) Rekabentuk litar untuk penukar kod Gray ke perdua an 4- bit mengguna get EKSCLUSIF ATAU
- (4 markah)
- (ii) Kemudian tukar kod Gray 1000 ke perdua an.
- (2 markah)
- (iii) Beri satu aplikasi yang mengguna kan kod Gray.
- (2 markah)
- S2. (a) Permudahkan ungkapan Boolean berikut mengguna kan aljabar pensuisan.
- (i) $\overline{\overline{ABC} + AB + \overline{ABC} + AC + ABC}$
 - (ii) $XY + \overline{XZ} + XYZ + \overline{XYZ}$
 - (iii) $\overline{(AB)} \overline{A} + C + (B \oplus \overline{C})$
- (10 markah)
- (b) Untuk litar di Rajah S2(b),
- (i) Rekabentuk litar dengan mengguna kan get TAK DAN sahaja.
 - (ii) Permudahkan litar mengguna kan peta Karnaugh dan lukiskan litar mengguna kan get TAK DAN sahaja.
- (10 markah)

- S3** (a) Diberi Rajah S3(a) yang mengandungi satu litar logik dengan masukan perduaan A, B, C, lukiskan gelombang keluaran Y bagi litar ini.
(5 markah)
- (b) Satu proses industri melibatkan pencampuran bahan kimia dalam satu tangki dengan had isipadu, suhu dan tekanan. Terdapat satu sistem kawalan keselamatan yang memantau keadaan setiap parameter tersebut. Satu sistem kawalan berdigit adalah seperti tertunjuk dalam Rajah S3(b) Nota, terdapat 3 penderia yang memantau paras, suhu dan tekanan. Penderia ini dilabelkan sebagai L1, L2 dan L3 untuk paras bahan, T1, T2 dan T3 bagi pengukuran suhu, serta P1, P2, dan P3 untuk tekanan. Setiap penderia menghasilkan satu logik tinggi apabila nilai adalah di luar julat.
- Keluaran sistem keselamatan ini iaitu Y akan menjadi RENDAH dan mengaktifkan litar alarm apabila kebanyakan parameter (2 daripada 3 atau lebih) yang dipantau nilainya di luar julat (logik TINGGI). Setiap parameter menunjukkan keadaan di luar julat penerimaan apabila salah satu penderianya menghasilkan keluaran TINGGI.
- (i) Tuliskan persamaan Boolean untuk sistem keselamatan ini.
(10 markah)
- (ii) Lukiskan litar logik yang sesuai untuk aplikasi ini.
(5 markah)
- S4** (a) Berikan dua contoh aplikasi pemultipleks dan penyahkod.
(4 markah)
- (b) Dengan bantuan satu pemultipleks 8 ke 1, 74LS151, rekabentuk satu litar yang menjalankan fungsi $F(A, B, C, D) = m(1, 3, 4, 6, 8, 9, 12, 13, 15)$.
- (i) Lukiskan jadual kebenaran.
(5 markah)
- (ii) Dapatkan persamaan *Sum of Product*.
(5 markah)
- (iii) Lukiskan litar rekaan dengan pemultipleks 8 ke 1.
(6 markah)

- S5. (a) Pertimbangkan litar dalam Rajah S5. Tentukan keluaran A, B dan C bagi litar Rajah S5 bagi apabila jujukan masukan ialah 110111. Semua flip-flop telah diset ke 0 pada permulaan. Tunjukkan jawapan anda dengan jelas. (10 markah)
- (b) Merujuk kepada Rajah S5, jika C disambung balik ke INPUT, litar ini boleh diambilkira sebagai satu pembilang dimana ABC ialah kiraannya. Carikan jujukan kiraannya dan anggapkan pembilang ini bermula dari sebarang keadaan. Tunjukkan jawapan anda dalam satu jadual keadaan. (10 markah)
- S6. (a) Perihalkan perbezaan di antara rangkaian jujukan Mealy dan Moore. (4 markah)
- (b) Rangkaian jujukan segerak Mealy mempunyai satu masukan W dan satu keluaran Z. Jika jujukan 0110 berlaku di masukan, keluaran Z menjadi 1 serentak bersama dengan masukan terakhir dalam jujukan 0110 itu. Rangkaian akan reset kepada keadaan awal setelah berlakunya $Z=1$.
- (i) Terbitkan rajah keadaan Mealy (4 markah)
- (ii) Dapatkan jadual keadaan Mealy (3 markah)
- (iii) Pilih umpukan keadaan yang baik dan dapatkan jadual umpukan keadaan (5 markah)
- (iv) Lukiskan litar ini menggunakan flip-flop JK dan get-get logik asas. (4 markah)
- S7. (a) Terangkan bagaimana *race* dan *hazards* boleh diatasi di dalam litar tak segerak. (6 markah)
- (b) Rekabentuk litar untuk pengesan kesetarafan ganjil. Litar mempunyai masukan W dan keluaran Z, sedemikian itu, apabila denyut dikenakan pada W, keluaran Z bersamaan 1 jika bilangan denyut masukan sebelum ini adalah ganjil dan Z bersamaan 0 jika bilangan denyut masukan sebelum ini adalah genap. Rekabentuk mesti mengelakkan *race* dan *hazard* di dalam litar (14 markah)

- Q1** (a) Show the steps to convert the following unsigned numbers :
- (i) $(10110010)_2$ to base 10
 - (ii) $(9C.2F6)_{16}$ to base 2
 - (iii) $(109.15)_{10}$ to base 2
- (6 marks)
- (b) Perform the following operations in the 2's complement system using 8 bits including the sign bit.
- (i) Add +19 to +32
 - (ii) Add -28 to -6
 - (iii) Subtract -32 from -16
- (6 marks)
- (c) (i) Design the circuit for a 4-bit Gray to binary code converter using Exclusive-OR gates.
- (4 marks)
- (ii) Then convert the Gray code 1000 to binary.
- (2 marks)
- (iii) Give an application that uses the Gray code .
- (2 marks)

- Q2** (a) Simplify the following Boolean expressions using switching algebra:

(i) $\overline{\overline{ABC} + AB + \overline{ABC} + AC + \overline{ABC}}$

(ii) $XY + \overline{XZ} + XYZ + \overline{XYZ}$

(iii) $\overline{(AB) \overline{A} + C} + (B \oplus \overline{C})$

(10 marks)

- (b) For the circuit in Figure Q2(b),
- (i) Design the network using NAND gates only
 - (ii) Minimize the circuit using the Karnaugh map and implement the circuit using only NAND gates.
- (10 marks)

- Q3** (a) Given the binary inputs A, B, C to the logic circuit shown in Figure Q3(a), draw the waveform for the circuit output, Y. (5 marks)

- (b) An industrial process involves the mixing of chemicals in a vat with critical restrictions on the volume (level), temperature and pressure of the vat contents. A digitally controlled safety system monitors the states of each of these parameters as shown in Figure Q3(b). Note, there are 3 sensors monitoring each of the three parameters; level, temperature and pressure. The sensors labeled L1, L2 and L3 monitor Level, T1, T2 and T3 measure Temperature and P1, P2, P3 sense Pressure. Each sensor produces a logic HIGH when its measured parameter is outside the acceptable range.

The output of the safety system ,Y, goes LOW and activates an alarm circuit if a majority (ie any 2) of the 3 parameters being monitored (level, temperature and pressure) give an out-of-range indication (logic HIGH). Each parameter will give an out-of-range indication if at least one sensor for that parameter produces a HIGH output.

- (i) Write the Boolean expressions for the safety system circuit. (10 marks)

- (ii) Draw a suitable logic circuit for this application. (5 marks)

- Q4** (a) Give two application examples of multiplexer and decoder. (4 marks)

- (b) Using the 74LS151 8 to 1 multiplexer implement the following expression: $F(A, B, C, D) = m(1, 3, 4, 6, 8, 9, 12, 13, 15)$.

- (i) Draw the truth table (5 marks)

- (ii) Obtain the sum of product expression. (5 marks)

- (iii) Draw the circuit with the 8 to 1 multiplexer. (6 marks)

Q5. Consider the circuit in Figure Q5.

- (a) Determine the output sequence for A, B and C when the input sequence is 110111. All flip-flops are initially reset to 0. Show your work clearly.

(10 marks)

- (b) If C is connected back to INPUT, the circuit can be considered as a counter, of which ABC is the count. Find its possible counting sequences, assuming that the counter can start in any state. Show your answer in a state table.

(10 marks)

Q6. (a) Describe the differences between a Mealy and a Moore sequential network.

(4 marks)

- (b) A Mealy synchronous sequential network has one input W and one output Z. If the input sequence 0110 occurs, an output $Z = 1$ will occur coincident with the last input of the 0110 sequence. The network should reset after the output $Z = 1$ has occurred.

- (i) Derive the Mealy state diagram

(4 marks)

- (ii) Obtain the Mealy state table

(3 marks)

- (iii) Choose a good state assignment and obtain the state-assigned table

(5 marks)

- (iv) Realize the network using JK flip-flops and basic logic gates.

(4 marks)

Q7 (a) Explain how race and hazards can be overcome in asynchronous circuits.

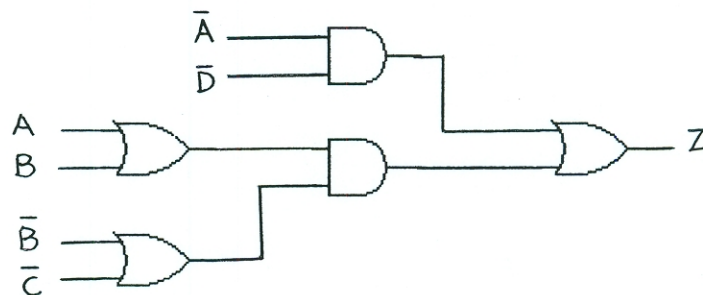
(6 marks)

- (b) Design a circuit for an odd parity generator. The circuit has an input W and an output Z, such that when pulses are applied to W, the output Z is equal to 1 if the number of previously applied pulses is odd and Z is equal to 0 if the number of previously applied pulses is even. The design should avoid race and hazards in the circuit.

(14 marks)

PEPERIKSAAN AKHIR

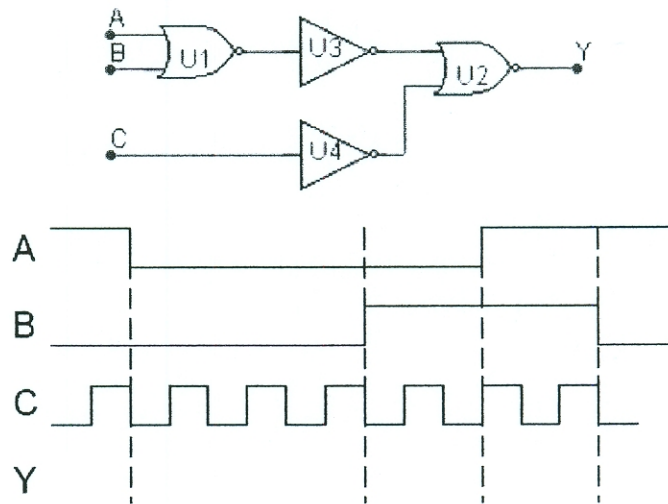
SEMESTER/SESI : SEMESTER II / 2004/2005 KURSUS : 3BKL
MATAPELAJARAN : TEKNIK DIGIT LANJUTAN KOD MATA PELAJARAN : BKE3173



Rajah S2(b)/Figure Q2(b). Logic circuit.

PEPERIKSAAN AKHIR

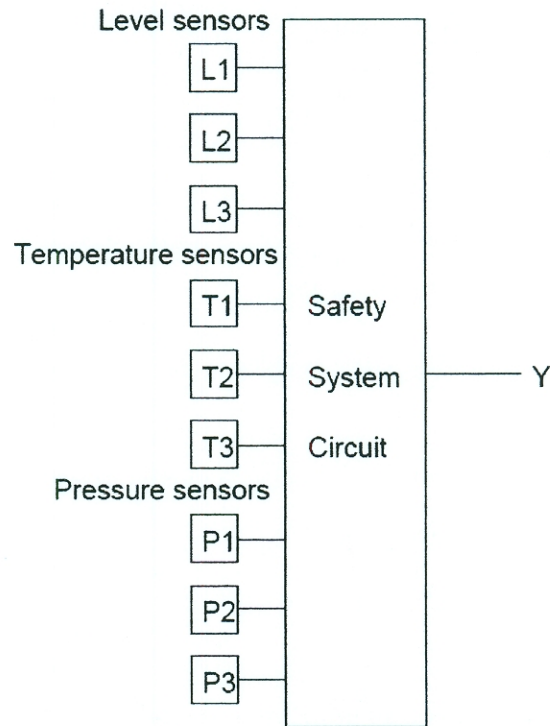
SEMESTER/SESI : SEMESTER II / 2004/2005 KURSUS : 3BKL
 MATAPELAJARAN : TEKNIK DIGIT LANJUTAN KOD MATA PELAJARAN : BKE3173



Rajah S3 (a) / Figure Q3 (a): Logic circuit and waveform

PEPERIKSAAN AKHIR

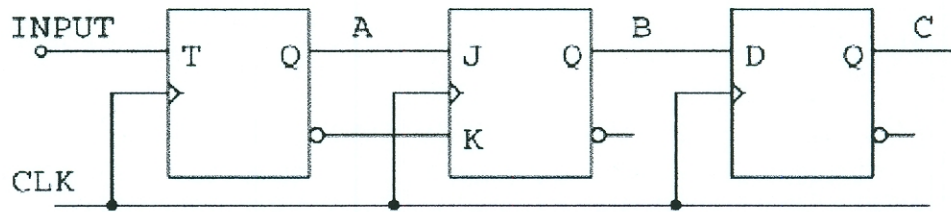
SEMESTER/SESI : SEMESTER II / 2004/2005 KURSUS : 3BKL
MATAPELAJARAN : TEKNIK DIGIT LANJUTAN KOD MATA PELAJARAN : BKE3173



Rajah S3(b) / Figure Q3 (b): Monitoring circuit

PEPERIKSAAN AKHIR

SEMESTER/SESI : SEMESTER II / 2004/2005 KURSUS : 3BKL
MATAPELAJARAN : TEKNIK DIGIT LANJUTAN KOD MATA PELAJARAN : BKE3173



Rajah S5/ Figure Q5 . Combination of Flip-flop Circuit